

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 특허출원 2001년 제 6517 호
Application Number
출원년월일 : 2001년 02월 09일
Date of Application
출원인 : 삼성전자 주식회사
Applicant(s)

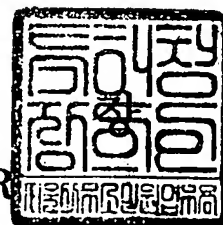
CERTIFIED COPY OF
PRIORITY DOCUMENT



2001 년 03 월 20 일

특 허 청

COMMISSIONER



【서류명】 특허출원서
【권리구분】 특허
【수신처】 특허청장
【제출일자】 2001.02.09
【발명의 명칭】 통신기기용 타이밍 동기 검출 장치와 방법 및 이를 적용한 통신기기
【발명의 영문명칭】 Apparatus and method for detecting timing synchronization and ommunication device employing the same
【출원인】
【명칭】 삼성전자 주식회사
【출원인코드】 1-1998-104271-3
【대리인】
【성명】 정홍식
【대리인코드】 9-1998-000543-3
【포괄위임등록번호】 2000-046970-1
【발명자】
【성명의 국문표기】 정석진
【성명의 영문표기】 JUNG, SUK JIN
【주민등록번호】 700716-1120622
【우편번호】 449-846
【주소】 경기도 용인시 수지읍 풍덕천리 692-1 삼성2차 APT 201동 401호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 정홍식 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 2 면 2,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 31,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통 2. 위임장_1통

【요약서】

【요약】

통신기기용 타이밍 동기 검출 장치와 방법 및 이를 적용한 통신기기가 개시된다.

이 통신기기용 타이밍 동기 검출 장치는 입력신호의 파워로부터 입력신호에 대해 반 심볼 구간 앞의 샘플과 반 심볼구간 뒤의 샘플의 차의 파워를 감산한 값을 타이밍 동기 판별용 신호로 출력한다. 이 통신기기용 타이밍 동기 검출 장치는 입력신호의 실수성분과 허수성분의 신호를 각각 한번 반지연시키고, 입력신호의 실수성분과 허수성분에서 감산하여 출력하는 타이밍 오차 검출부, 입력신호의 실수성분과 허수성분이 각각 반심볼지연된 신호를 입력하여 파워를 검출하는 제 1파워 검출기, 타이밍 오차 검출부에서 출력된 실수 신호와 허수 신호를 입력하여 파워를 검출하는 제 2파워 검출기, 상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 출력된 파워에 소정 계수를 승산한 값을 감산하는 가산기를 구비한다. 이러한 통신기기용 타이밍 동기 검출 장치와 방법 및 이를 적용한 통신기기에 의하면, 이미 알려진 타이밍 오차 검출장치로부터 간단히 타이밍 동기를 검출할 수 있다.

【대표도】

도 5

【색인어】

통신기기, 타이밍 동기 검출 장치

【명세서】**【발명의 명칭】**

통신기기용 타이밍 동기 검출 장치와 방법 및 이를 적용한 통신기기{Apparatus and method for detecting timing synchronization and ommunication device employing the same}

【도면의 간단한 설명】

도 1은 종래의 타이밍 동기 검출장치의 블록도이고,

도 2는 본 발명에 따른 통신기기의 블록도이고,

도 3은 본 발명의 제 1실시예에 따른 타이밍 동기 검출장치의 블록도이고,

도 4는 도 3의 검출장치와 도 1의 검출장치에 대해 타이밍 오차에 따른 출력 특성을 비교하여 나타내 보인 그래프이고,

도 5는 본 발명의 제 2실시예에 따른 타이밍 동기 검출장치의 블록도이고, 그리고

도 6은 도 5의 검출장치와 도 1의 검출장치에 대해 타이밍 오차에 따른 출력 특성을 비교하여 나타내 보인 그래프이다.

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<7> 본 발명은 타이밍 동기 검출장치에 관한 것으로, 더욱 상세하게는 간단한 구성으로 정확하게 타이밍 동기를 검출할 수 있는 타이밍 동기 검출 장치와 방법 및 이를 적용한 통신기기에 관한 것이다.

- <8> 일반적으로, 디지털 모델과 같은 디지털 통신기기에서는 디지털 데이터 즉 심볼을 타이밍에 맞게 정확히 동기화하는 것이 매우 중요하며, 이에 따라 다양한 타이밍 동기검출장치들이 제시되어 왔다.
- <9> 도 1은 종래의 타이밍 동기 검출장치의 블록도이다.
- <10> 도시된 것같이, 도 1의 타이밍 동기 검출장치는 제 1파워 검출기(101), 제 1반심볼 지연기(102), 제 2반심볼 지연기(103), 제 2파워 검출기(104) 그리고 가산기(105)를 구비한다.
- <11> 제 1파워검출기(101)는 입력 복소신호(S(t))의 실수 신호와 허수 신호를 각각 입력받아 파워를 검출한다.
- <12> 그리고, 제 2파워검출기(104)는 제 1반심볼 지연기(102)와 제 2반심볼 지연기(103)로부터 제 1파워 검출기(104)에 입력된 신호보다 반 심볼 간격 지연된 샘플값을 입력받아 파워를 검출한다.
- <13> 그리고, 가산기(105)는 제 1파워검출기(101)에서 출력된 파워에서 제 2파워검출기(104)에서 출력된 반 심볼 이전의 파워를 뺀 값을 출력한다. 이 때, 가산기(105)를 통과한 출력(Y_k)은 수학식 1과 같다.
- <14> 【수학식 1】
- $$Y_k = (X_k X_k^* - X_{k-1/2} X_{k-1/2}^*)$$
- <15> 여기서, X_k 는 입력 신호이고, $X_{k-1/2}$ 는 반심볼구간 지연된 신호이다.
- <16> 이러한, 종래 타이밍 동기 검출장치는 정확한 샘플지점에서 가장 큰 값을 출력한다. 따라서, 타이밍 동기 검출장치의 출력레벨에 의거하여 타이밍 동기가 이루어

졌는지 아닌지를 판별할 수 있다.

<17> 한편, 데이터 수신 오류를 억제하기 위해서는 송신측에서 보낸 신호에 동기되도록 심볼을 검출하는 것이 필요하며 이를 위해 통신기기에는 입력신호의 샘플링 타이밍의 오차를 검출하고 이에 비례하는 신호를 발생시키는 타이밍 오차 검출기와 검출된 타이밍에 따라 타이밍을 복구하는 타이밍 복구회로 등이 사용된다.

<18> 그런데, 일반적인 디지털 통신장치에서 타이밍 동기 검출장치와 타이밍 오차 검출장치가 각각 사용되므로, 통신장치의 구성이 복잡해 진다.

<19> 따라서, 타이밍 오차 검출장치에 사용되는 구성부품을 이용하여 타이밍 동기 검출장치를 간단히 구현할 수 있는 연구가 계속 개발중에 있다.

【발명이 이루고자 하는 기술적 과제】

<20> 본 발명의 목적은 이미 알려진 타이밍 오차 검출장치로부터 간단히 타이밍 동기를 검출할 수 있는 타이밍 동기 검출장치를 제공하는 것이다.

<21> 또한, 본 발명의 다른 목적은 타이밍 동기를 검출할 수 있는 새로운 알고리즘을 적용한 타이밍 동기 검출장치를 제공하는 것이다.

【발명의 구성 및 작용】

<22> 상기 목적을 달성하기 위하여, 통신기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서, 미분특성의 전달함수를 갖고, 상기 입력신호의 실수성분과 허수성분을 각각 필터링하는 복수개의 미분필터; 상기 입력신호의 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 1파워 검출기; 상기 미분필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 2파워 검출기; 및 상기 제 1파워 검출기에서 검

출된 파워에서 상기 제 2파워 검출기에서 검출된 파워를 감산하여 출력하는 가산기;를 구비하는 것을 특징으로 하는 통신기기용 타이밍 동기 검출장치가 제공된다.

<23> 또한, 상기 다른 목적을 달성하기 위하여, 통신기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서, 상기 입력신호의 실수성분과 허수성분에 대하여 각각 소정의 대역을 통과시키기 위한 복수개의 대역통과필터; 미분특성의 전달함수를 갖고, 상기 입력신호의 실수성분과 허수성분을 각각 필터링하는 복수개의 미분필터; 상기 대역통과필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 1파워 검출기; 상기 미분필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 2파워 검출기; 및 상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 검출된 파워를 감산하여 출력하는 가산기;를 구비하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치가 제공된다.

<24> 또한, 상기 또 다른 목적을 달성하기 위하여, 통신 기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서, 입력신호의 파워로부터 상기 입력신호에 대해 반 심볼구간 앞의 샘플과 반 심볼구간 뒤의 샘플의 차의 파워를 감산한 값을 타이밍 동기 판별용 신호로 출력하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치가 제공된다.

<25> 바람직하게, 상기 통신 기기용 타이밍 동기 검출장치는 상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 반지연시키고, 입력신호의 실수성분과 허수성분에서 감산하여 출력하는 타이밍 오차 검출부; 상기 입력신호의 실수성분과 허수성분이 각각 반 심볼지연된 신호를 입력하여 파워를 검출하는 제 1파워 검출기; 상기 타이밍 오차 검출부에서 출력된 실수 신호와 허수 신호를 입력하여 파워를 검출하는 제 2파워 검출기; 및 상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 출력된 파워에 소

정 계수를 승산한 값을 감산하는 가산기;를 구비한다.

<26> 또한, 상기 또 다른 목적을 달성하기 위하여, 통신 기기에서 입력신호의 타이밍 동기를 검출하는 방법에 있어서, 상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 반지연시켜서 파워를 검출하는 제 1파워검출단계; 상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 지연시켜서 상기 입력신호의 실수성분과 허수성분에서 감산하여 파워를 검출하는 제 2파워검출단계; 상기 제 2파워 검출단계에서 출력된 파워에 소정 계수를 승산하는 계수승산단계;및 상기 제 1파워검출단계에서 검출된 파워에서 상기 계수승산단계에서 출력된 값을 감산하는 단계;를 포함하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출방법이 제공된다.

<27> 여기서, 상기 계수는 0.5인 것이 바람직하다.

<28> 또한, 상기 또 다른 목적을 달성하기 위하여, 입력신호의 파워로부터 상기 입력신호에 대해 반 심볼구간 앞의 샘플과 반 심볼구간 뒤의 샘플의 차의-파워를 감산한 값을 타이밍 동기 판별용 신호로 출력하는 타이밍 동기 검출부; 상기 타이밍 동기 검출부로부터 출력된 타이밍 동기 판별용 신호에 의거하여 상기 입력신호를 검출하는 검출타이밍을 결정하는 검출타이밍 결정부;및 상기 검출 타이밍 결정부에 의해 결정된 타이밍에서 입력신호를 검출하여 수신하는 데이터 검출부;를 포함하는 것을 특징으로 하는 통신기기가 제공된다.

<29> 다음은 본 발명의 바람직한 실시예들에 대하여 도면을 참조하여 상세히 설명한다.

<30> 도 2는 본 발명에 따른 통신기기의 블록도이다.

<31> 도면을 참고하면, 통신기기(1)는 타이밍 동기 검출부(200 또는 300), 데이터 검출

부(2), 검출타이밍 결정부(4)를 포함한다.

<32> 검출타이밍 결정부(4)는 타이밍 동기 검출부(200 또는 300)로부터 출력된 타이밍 동기 판별용 신호에 의거하여 입력신호를 검출하는 검출타이밍을 결정한다.

<33> 데이터 검출부(2)는 검출 타이밍 결정부(4)에 의해 결정된 타이밍에서 입력신호를 검출하여 수신한다.

<34> 타이밍 동기검출부(200 또는 300)에 대하여 도 3 및 도 5를 참고하여 설명한다.

<35> 먼저, 도 3은 본 발명의 제 1실시예에 따른 타이밍 동기 검출장치의 블록도이다.

<36> 도면을 참고하면, 타이밍 동기 검출장치(200)는 주파수 및 타이밍 오차 검출장치(10), 제 1과워 검출기(203), 제 2과워 검출기(206) 및 가산기(207)를 구비한다.

<37> 그리고, 주파수 및 타이밍 오차 검출장치(10)는 본 출원인에 의해 출원된 '통신시스템에서의 주파수 및 타이밍 오차 검출장치'(특허 출원번호 042903, 출원일 1999.10.05)에 개시되어 있는 것으로서, 제 1대역통과필터(201), 제 2대역통과필터(202), 제 3필터(204) 및 제 4필터(205)를 구비한다.

<38> 여기에서, 제1, 2대역통과필터[h(f)필터;(201, 202)]는 전치 필터로서 주파수 타이밍 오차 검출기의 패턴 지터(jitter)를 감소시키기 위한 것으로서, 반드시 필요한 것은 아니다.

<39> 그리고, 제3, 4필터[h_d(f)필터;(203, 204)]는 아날로그 구현에서는 미분특성의 필터이고 디지털 구현에서는 반 심볼구간 지연회로 혹은 힐버트(Hilbert) 필터를 사용한다.

<40> S(t)는 기저대역 복소신호이다. 입력신호 S(t) 중에서 실수 성분은 제1대역통과필

터(201)에 인가시키고, 허수 성분은 제2대역통과필터(202)에 인가시킨다.

<41> 이때, 제 1 및 제 2대역 통과필터(201, 202)의 출력신호는 X_{1r} , X_{1i} 이고, 그 복소 신호 $X_1 = X_{1r} + jX_{1i}$ 가 된다.

<42> 제 1파워검출기(203)는 제 1대역통과필터(201)를 통과한 실수 신호(X_{1r})와 제 2대역통과필터(202)를 통과한 허수 신호(X_{1i})를 입력받아 파워를 검출한다.

<43> 또한, 제 1대역통과필터(201) 및 제 2대역통과필터(202)를 통과한 실수 신호(X_{1r})와 허수 신호(X_{1i})는 각각 제 3필터(203) 및 제 4필터(204)를 거쳐 실수 신호(X_{2r})와 허수 신호(X_{2i})로 출력된다. 그리고, 그 복소 신호 $X_2 = X_{2r} + jX_{2i}$ 가 된다.

<44> 제 2파워검출기(206)는 제 3필터(204)를 통과한 실수 신호(X_{2r})와 제 4필터(205)를 통과한 허수 신호(X_{2i})를 입력받아 파워를 검출한다.

<45> 가산기(207)는 제 1파워검출기(203)에서 검출된 파워에서 제 2파워 검출기(206)에서 검출된 파워를 감산한다.

<46> 그러면, 가산기(207)에서 출력된 신호(Y)는 수학식 2와 같다.

<47> 【수학식 2】

$$Y = X_1 X_1^* - X_2 X_2^*$$

<48> 따라서, 입력된 신호(X_1)의 파워에서 반 심볼 이전 신호(X_2)의 파워를 뺀 값으로부터 타이밍 동기를 검출할 수 있게 된다.

<49> 그러므로, 도 3의 본 발명의 바람직한 제 1실시예에 따른 타이밍 동기 검출장치에 의하면, 기존의 타이밍 오차 검출장치를 이용하여 타이밍 동기 검출장치를 구현할 수 있다.

- <50> 도 4는 도 3의 검출장치와 도 1의 검출장치에 대해 타이밍 오차에 따른 출력 특성을 비교하여 나타내 보인 그래프이다.
- <51> 도식된 비교에서는 변조방식으로 64QAM(Quadrature Amplitude Modulation)을 사용하고 롤오프 팩터(roll-off factor)가 0.18로 적용되었다.
- <52> 타이밍 오차가 0인 최적지점과 0이 아닌 지점의 차가 종래의 검출장치에 비해 도 2의 검출장치에서 크게 발생함을 알 수 있다.
- <53> 따라서, 종래의 검출장치에 비해 동기검출판별을 보다 용이하게 할 수 있다.
- <54> 도 5는 본 발명의 제 2실시예에 따른 타이밍 동기 검출장치의 블록도이다.
- <55> 도면을 참고하면, 타이밍 동기 검출장치는 가드너(Gardner) 타이밍 오차 검출장치(20), 제 1파워 검출기(303), 제 2파워 검출기(308), 계수승산기(309) 및 가산기(310)를 구비한다.
- <56> 가드너 타이밍 오차 검출장치(20)는 G.Karam, V.Paxal, M.Noeneclaey에 의해 제시된 'Lock Detection for Timing Recovery'(IEEE International Conference on Communications vol13. June 1996)에 개시되어 있다.
- <57> 그리고, 가드너 타이밍 오차 검출장치(20)는 제 1반심볼 지연기(301), 제 2반심볼 지연기(302), 제 3반심볼 지연기(303), 제 4반심볼 지연기(304), 제 1가산기(306) 및 제 2가산기(307)를 구비한다.
- <58> 가드너 타이밍 오차 검출장치(20)는 일반적으로 널리 사용되는 동기 검출장치이다.
- <59> 제 1파워 검출기(303)는 입력신호의 실수성분과 허수성분이 각각 제 1 및 2반심볼 지연기(301, 302)를 통과한 신호를 입력받아 파워를 검출한다.

<60> 또한, 제 2파워 검출기(308)는 입력신호의 실수성분에서 제 1 및 3반심볼지연기(301, 304)를 통과하여 한 심볼지연된 신호를 감산한 실수신호와 입력신호의 허수성분에서 제 2 및 4반심볼지연기(302, 305)를 통과하여 한 심볼지연된 신호를 감산한 허수신호를 각각 입력받아 파워를 검출한다.

<61> 제 2파워 검출기(308)에서 출력된 파워는 계수 승산기(309)에서 계수(0.5)가 승산된다. 여기에서, 계수승산기(309)는 시프터가 사용될 수 있다.

<62> 가산기(310)는 제 1파워검출기(303)에서 검출된 파워에서 계수승산기(309)에서 출력된 파워를 감산한다.

<63> 그러면, 가산기(310)로부터 다음의 수학식 3으로 표현되는 출력신호(Y_k)가 출력된다.

<64> 【수학식 3】

$$Y_k = X_k X_k^* - (X_{k+1/2} - X_{k-1/2})(X_{k+1/2} - X_{k-1/2})^*$$

<65> 수학식 3에서, X_k 는 입력 신호이고, $X_{k+1/2}$ 는 반심볼구간 빠른 신호이고, $X_{k-1/2}$ 반심볼구간 지연된 신호이다.

<66> 따라서, 도 5의 타이밍 동기 검출장치의 출력신호는 최적 샘플지점의 파워에서 반심볼구간 앞과 뒤의 샘플차의 파워를 감산한 값이 되어 타이밍 동기를 검출할 수 있게 된다.

<67> 도 6은 도 5의 검출장치와 도 1의 검출장치에 대해 타이밍 오차에 따른 출력 특성을 비교하여 나타내 보인 그래프이다.

<68> 특히, 도 6은 변조방식으로 QPSK(Quadrature Phase Shift Keying)을 사용하고 롤오프 팩터(roll-off factor)는 0.3인 경우이다.

<69> 도 5의 검출장치는 타이밍 오차가 0인 최적지점에서 종래의 검출장치보다 더 큰 값을 나타내고, 타이밍 오차가 가장 큰 지점에서는 더욱 작은 값을 나타낸다. 따라서, 종래의 검출장치에 비해 동기검출 성능이 우수한 것을 알 수 있다.

<70> 본 발명은 상술한 실시예에 한정되지 않으며, 본 발명의 사상을 해치지 않는 범위 내에서 당업자에 의한 변형이 가능함은 물론이다. 본 실시예에서는 입력신호에 대해 반심볼구간 앞/뒤의 샘플 차의 파워를 감산한 값을 타이밍 동기 판별용 신호로 출력하였지만, 반심볼구간 이외의 심볼구간의 앞/뒤의 샘플 차의 파워를 계산하는 것도 가능하다.

<71> 따라서, 본 발명에서 권리를 청구하는 범위는 상세한 설명의 범위내로 정해지는 것이 아니라 후술하는 청구범위로 한정될 것이다.

【발명의 효과】

<72> 이러한 타이밍 동기 검출장치에 의하면, 이미 알려진 타이밍 오차 검출장치로부터 간단히 타이밍 동기를 검출할 수 있다.

<73> 또한, 새로운 알고리즘을 적용하여 더 정확하게 타이밍 동기를 검출할 수 있다.

【특허청구범위】

【청구항 1】

통신기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서,

미분특성의 전달함수를 갖고, 상기 입력신호의 실수성분과 허수성분을 각각 필터링하는 복수개의 미분필터;

상기 입력신호의 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 1 파워 검출기;

상기 미분필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 2파워 검출기; 및

상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 검출된 파워를 감산하여 출력하는 가산기;를 구비하는 것을 특징으로 하는 통신기기용 타이밍 동기 검출장치.

【청구항 2】

통신기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서,

상기 입력신호의 실수성분과 허수성분에 대하여 각각 소정의 대역을 통과시키기 위한 복수개의 대역통과필터;

미분특성의 전달함수를 갖고, 상기 입력신호의 실수성분과 허수성분을 각각 필터링하는 복수개의 미분필터;

상기 대역통과필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 1파워 검출기;

상기 미분필터로부터 실수성분과 허수성분 신호를 각각 입력받아 파워를 검출하는 제 2파워 검출기; 및

상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 검출된 파워를 감산하여 출력하는 가산기;를 구비하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치.

【청구항 3】

통신 기기에서 입력신호의 타이밍 동기를 검출하는 장치에 있어서,
상기 입력신호의 파워로부터 상기 입력신호에 대해 소정 심볼구간 앞의 샘플과 소정 심볼구간 뒤의 샘플의 차의 파워를 감산한 값을 타이밍 동기 판별용 신호로 출력하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치.

【청구항 4】

제 3항에 있어서,

상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 반지연시키고, 입력신호의 실수성분과 허수성분에서 감산하여 출력하는 타이밍 오차 검출부;

상기 입력신호의 실수성분과 허수성분이 각각 반심볼지연된 신호를 입력하여 파워를 검출하는 제 1파워 검출기;

상기 타이밍 오차 검출부에서 출력된 실수 신호와 허수 신호를 입력하여 파워를 검출하는 제 2파워 검출기; 및

상기 제 1파워검출기에서 검출된 파워에서 상기 제 2파워 검출기에서 출력된 파워

에 소정 계수를 승산한 값을 감산하는 가산기;를 구비하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치.

【청구항 5】

제 4항에 있어서, 상기 타이밍 오차 검출부는

상기 입력신호의 실수성분에 대하여 반 심볼구간 지연시키기 위한 제 1반심볼 지연기;

상기 입력신호의 허수성분에 대하여 반 심볼구간 지연시키기 위한 제 2반심볼 지연기;

상기 제 1반 심볼 지연기에서 지연된 신호를 다시 반 심볼구간 지연시키기 위한 제 3반심볼 지연기;

상기 제 2반 심볼 지연기에서 지연된 신호를 다시 반 심볼구간 지연시키기 위한 제 4반심볼 지연기;

상기 입력신호의 실수성분에서 상기 제 3반심볼 지연기에서 지연된 신호를 감산하기 위한 제 1가산기; 및

상기 입력신호의 허수성분에서 상기 제 4반심볼 지연기에서 지연된 신호를 감산하기 위한 제 2가산기를 포함하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치.

【청구항 6】

제 4항에 있어서,

상기 계수는 0.5인 것을 특징으로 하는 통신 기기용 타이밍 동기 검출장치.

【청구항 7】

통신 기기에서 입력신호의 타이밍 동기를 검출하는 방법에 있어서,

상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 반지연시켜서 파워를 검출하는 제 1파워검출단계;

상기 입력신호의 실수성분과 허수성분의 신호를 각각 한번 지연시켜서 상기 입력신호의 실수성분과 허수성분에서 감산하여 파워를 검출하는 제 2파워검출단계;

상기 제 2파워 검출단계에서 출력된 파워에 소정 계수를 승산하는 계수승산단계; 및

상기 제 1파워검출단계에서 검출된 파워에서 상기 계수승산단계에서 출력된 값을 감산하는 단계;를 포함하는 것을 특징으로 하는 통신 기기용 타이밍 동기 검출방법.

【청구항 8】

제 7항에 있어서,

상기 계수는 0.5인 것을 특징으로 하는 통신 기기용 타이밍 동기 검출방법.

【청구항 9】

입력신호의 파워로부터 상기 입력신호에 대해 반 심볼구간 앞의 샘플과 반 심볼구간 뒤의 샘플의 차의 파워를 감산한 값을 타이밍 동기 판별용 신호로 출력하는 타이밍 동기 검출부;

상기 타이밍 동기 검출부로부터 출력된 타이밍 동기 판별용 신호에 의거하여 상기 입력신호를 검출하는 검출타이밍을 결정하는 검출타이밍 결정부; 및

상기 검출 타이밍 결정부에 의해 결정된 타이밍에서 입력신호를 검출하여 수신하는 데이터 검출부;를 포함하는 것을 특징으로 하는 통신기기.

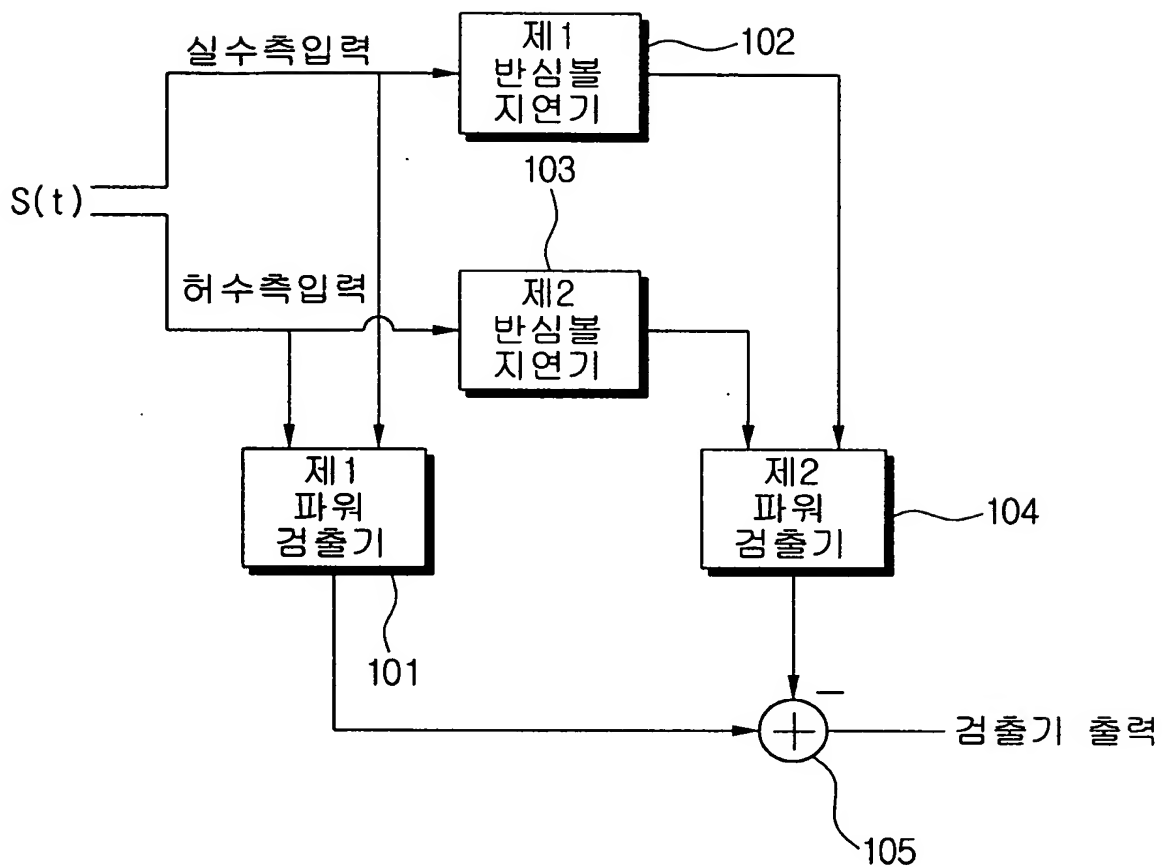
【청구항 10】

제 9항에 있어서,

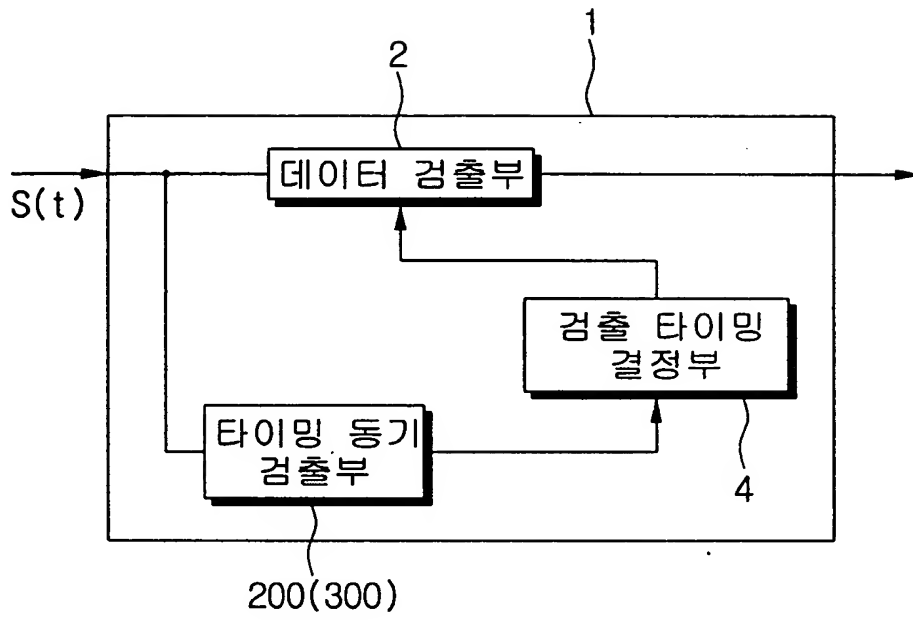
상기 검출타이밍은 상기 타이밍 동기 판별용 신호가 최대값 또는 변곡점인 때를 특징으로 하는 통신기기.

【도면】

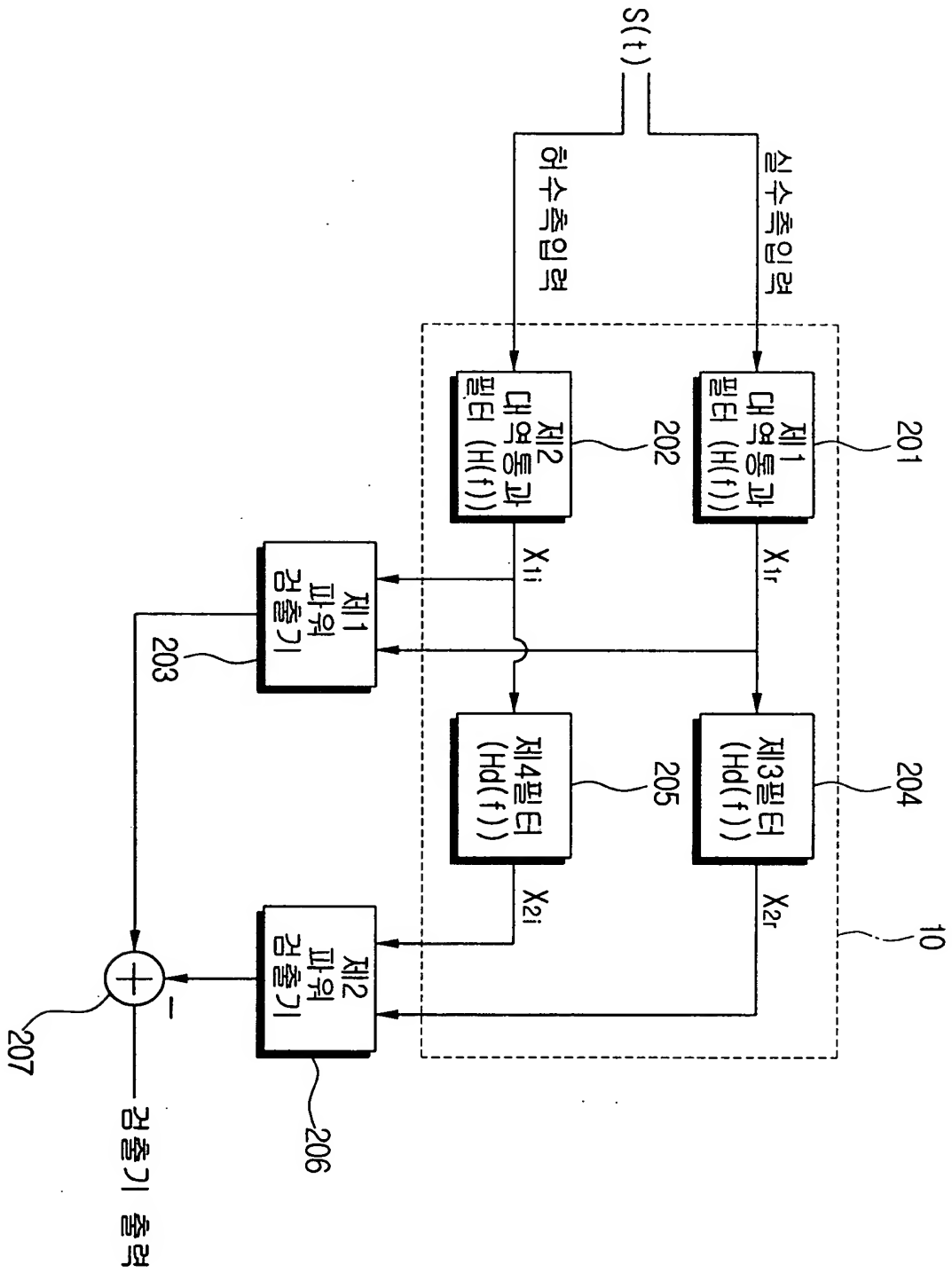
【도 1】



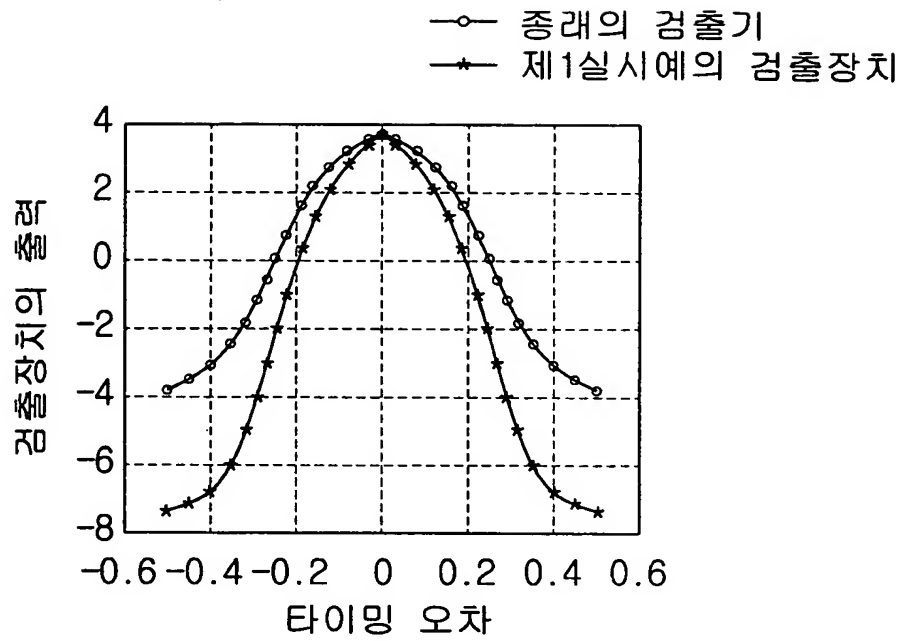
【도 2】



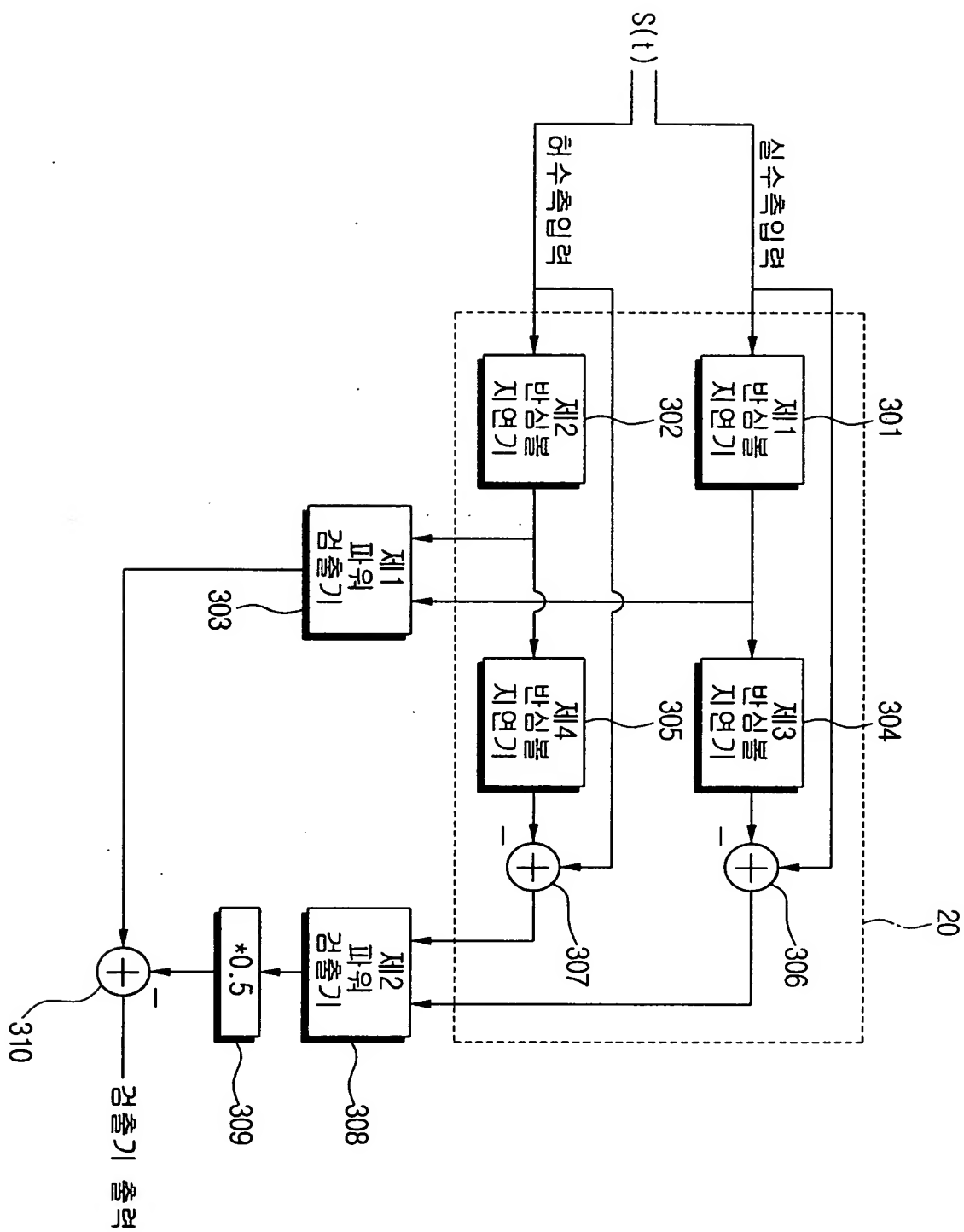
【도 3】



【도 4】



【도 5】



【도 6】

